

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11272232 A**

(43) Date of publication of application: **08 . 10 . 99**

(51) Int. Cl.

G09G 3/28
G09F 9/313
G09G 3/20
H01J 11/02
H01J 17/04

(21) Application number: **10072324**

(22) Date of filing: **20 . 03 . 98**

(71) Applicant: **FUJITSU LTD**

(72) Inventor: **SETOGUCHI NORIAKI**
ASAO SHIGEHARU
KANAZAWA GIICHI
KUROKI MASAKI

(54) **PLASMA DEVICE PANEL AND DEVICE USING THE SAME**

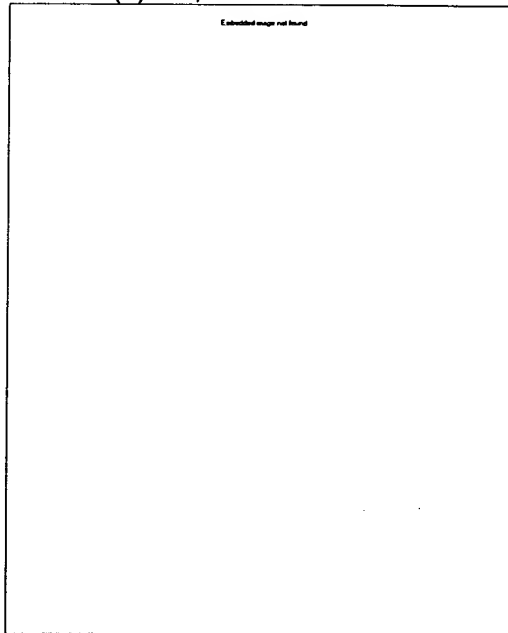
decreasing brightness, while meeting the requirement for high accuracy.

(57) Abstract:

COPYRIGHT: (C)1999,JPO

PROBLEM TO BE SOLVED: To enhance the light emission efficiency of a plasma display panel in terms of power-consumption to brightness ratio.

SOLUTION: In a plasma device panel in which first and second electrodes constituting discharge maintaining electrodes are placed alternately, and which has address electrodes crossing each other via the discharge maintaining electrodes and a discharge space, the second electrodes and the first electrodes located on both sides thereof are used as display cells, and gaps 50 are formed in one or both of the first and second electrodes. In an ALIS (alternate lighting of surface) method in which X electrodes and Y electrodes serving as discharge maintaining electrodes are placed alternately and a display cell area is formed between the X electrodes on both sides of each Y electrode, gaps 50 are formed in both or one of the X and Y electrodes, whereby a wall charge during a surface discharge can be decreased without reducing the area of a surface discharge between the X and Y electrodes during a maintained discharge. Therefore, the power consumed during the maintained discharge can be reduced without



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-272232

(43)公開日 平成11年(1999)10月8日

(51)Int.Cl.⁸
 G 0 9 G 3/28
 G 0 9 F 9/313
 G 0 9 G 3/20
 H 0 1 J 11/02
 17/04

識別記号

6 2 4

F I

G 0 9 G 3/28 H
 G 0 9 F 9/313 E
 G 0 9 G 3/20 6 2 4 L
 H 0 1 J 11/02 B
 17/04

審査請求 未請求 請求項の数13 O L (全 16 頁)

(21)出願番号 特願平10-72324

(22)出願日 平成10年(1998)3月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 瀬戸口 典明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 浅生 重晴

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 弁理士 土井 健二 (外1名)

最終頁に続く

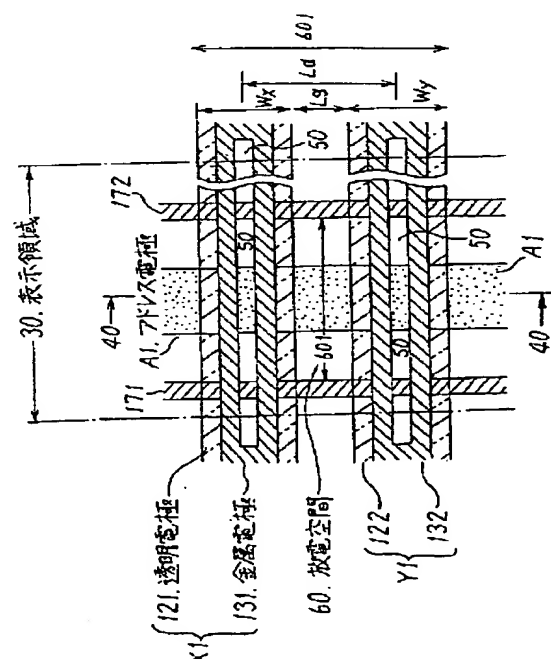
(54)【発明の名称】 プラズマディスプレイパネル及びそれを利用した装置

(57)【要約】

【課題】PDPの消費電力対輝度についての発光効率を向上する。

【解決手段】本発明は、維持放電電極を構成する第1の電極と第2の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、前記第2の電極とその両側の第1の電極との間をそれぞれ表示セルとし、前記第1及び第2の電極のいずれか一方に、または両方に、隙間を形成したことを特徴とする。上記発明によれば、維持放電電極となるX電極とY電極とが交互に配置され、Y電極の両側のX電極との間に表示セル領域が形成されるA L I S方式において、X電極、Y電極の両方あるいは一方に隙間を形成し、維持放電時のX電極とY電極間の面放電の面積を減らすことなく、面放電時の壁電荷量を減らすことができる。従って、高精度の要求を見たしつつ、輝度を下げずに維持放電時の消費電力を少なくすることができる。

実施の形態例の表示電極の平面図



【特許請求の範囲】

【請求項 1】維持放電電極を構成する第 1 の電極と第 2 の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、
前記第 2 の電極とその両側の第 1 の電極との間をそれぞれ表示セルとし、
前記第 1 及び第 2 の電極のいずれか一方に、または両方に、隙間を形成したことを特徴とするプラズマディスプレイパネル。

【請求項 2】請求項 1 において、
前記隙間は、隣接する前記第 1 または第 2 の電極に対して、ほぼ対称形状に形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 3】請求項 1 において、
前記隙間は、前記第 1 または第 2 の電極の長手方向に延びるスリット状の形状であって、前記第 1 または第 2 の電極の中央部に形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 4】請求項 3 において、
前記隙間が形成された第 1 または第 2 の電極は、少なくとも一箇所でつながるよう一体に形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 5】請求項 1 または 2 において、
前記隙間が形成された領域に、光遮蔽体が形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 6】維持放電電極を構成する第 1 の電極と第 2 の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、
前記第 2 の電極とその両側の第 1 の電極との間をそれぞれ表示セルとし、
前記第 1 または第 2 の電極は、第 1 の幅を有する透明電極と、該透明電極の中央部に積層され前記第 1 の幅よりも小さい第 2 の幅を有し前記透明電極よりも導電性の高いバス電極とを有し、
前記第 1 及び第 2 の電極のいずれか一方に、または両方において、隙間を形成したことを特徴とするプラズマディスプレイパネル。

【請求項 7】請求項 6 において、
前記隙間は、前記バス電極と透明電極を貫通し、前記第 1 または第 2 の電極の長手方向に延びるスリット状の形状をなすことを特徴とするプラズマディスプレイパネル。

【請求項 8】請求項 6 において、
前記隙間は、前記透明電極に形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 9】請求項 6 において、
前記隙間は、前記透明電極に、前記第 1 または第 2 の電極の長手方向に間欠的に形成され、該透明電極は前記バ

ス電極によりつながれていることを特徴とするプラズマディスプレイパネル。

【請求項 10】請求項 9 において、
前記透明電極は、前記長手方向に対して両側でつながれていることを特徴とするプラズマディスプレイパネル。

【請求項 11】請求項 9 において、
前記透明電極に形成された隙間は、前記放電セル領域の境界部分に位置し、前記放電セル領域内に分割された透明電極が位置することを特徴とするプラズマディスプレイパネル。

【請求項 12】維持放電電極を構成する第 1 の電極と第 2 の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、
前記第 2 の電極とその両側の第 1 の電極との間をそれぞれ表示セルとし、前記第 1 または第 2 の電極は、導電性の高い金属電膜で構成され、前記第 1 及び第 2 の電極の金属膜のいずれか一方に、または両方において、長手方向に延びるスリット状の隙間が形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 13】請求項 1 ～ 12 のいずれかにおいて、
前記プラズマディスプレイパネルに加えて、更に、
奇数フィールド期間において、奇数 X 電極と奇数 Y 電極との間及び偶数 X 電極と偶数 Y 電極との間に維持放電電圧を印加し、偶数フィールド期間において、偶数 X 電極と奇数 Y 電極との間及び奇数 X 電極と偶数 Y 電極との間に維持放電電圧を印加する維持放電電極駆動回路を有するプラズマディスプレイパネル装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルに関し、特に高精細で低消費電力の AC 型のプラズマディスプレイパネルの新規な構造に関する。

【0002】

【従来の技術】プラズマディスプレイパネル (PDP) は、自己発光型であり輝度が高く視認性が良く、しかも薄型で大画面表示及び高速表示が可能であることから、CRT に代わる大画面の薄型ディスプレイとして注目されている。特に、面放電 AC 型のプラズマディスプレイパネルは、高精細で高画質が要求されるハイビジョン用のディスプレイとして期待されている。

【0003】面放電 AC 型のプラズマディスプレイパネルの一般的な構成は、表示側の前面基板上に X 電極と Y 電極からなる一対の維持放電電極を表示ライン毎に設け、背面側の基板上に、維持放電電極と交差するアドレス電極を設け、両基板間にプラズマ放電空間を形成して封止する。表示すべき画素 (表示セル) に対応するアドレス電極と Y 電極間に放電を発生して壁電荷を生成し、その壁電荷を利用して X、Y 電極間に交互に維持放電電圧を印加して維持放電を生成し、各画素を必要な輝度で

点灯させる。

【0004】上記の構成のプラズマディスプレイパネルでは、他の維持放電電極対との間の距離を大きくし、画素に対応する一対の維持放電電極間の距離を近づけて、画素（表示セル）領域に維持放電を発生させる。その場合、放電領域を広くして輝度を上げる為には、維持放電電極の幅を大きくしたり、或いは維持放電電極対間の距離を比較的大きくすることが行われる。かかる構成にすることで、維持放電時の放電領域を広くすることができ、放電に伴う紫外線によりアドレス電極上に形成される蛍光体が励起されて発生する可視光の量を増加させることができる。その結果、高い輝度の表示を実現することが可能になる。また、維持放電電極内に開口部を設けて、維持放電電極を長手方向に沿って分割し、放電電流のピーク値を下げることで、例えば、特開平8-315735号、特開平3-187125号で提案されている。

【0005】ところで、上記の表示ライン毎に一対の維持放電電極を設ける構成では、高精細化に限界がある。即ち、表示ライン毎に一対の維持放電電極を設ける必要があり、表示ラインの数の2倍の維持放電電極を設ける必要があるからである。更に、他の維持放電電極間の逆スリット領域での放電を防止する為に、その逆スリット領域の距離を十分大きくする必要があるからである。

【0006】そこで、Y電極の両側に対称にX電極を形成する、或いはX電極の両側に対称にY電極を形成する構成とし、奇数表示ラインと偶数表示ラインとを独立して表示制御するインターレス方式でX、Y電極を駆動することが提案されている。例えば、特開平9-160525号に、その構成と駆動方法が詳述されている。

【0007】かかるプラズマディスプレイパネルは、奇数表示ラインと偶数表示ラインとを交互に点灯することから、本明細書では、ALIS (Alternate Lighting of Surface) 方式と称する。このALIS方式のプラズマディスプレイパネルは、X電極とY電極とが交互に配列され、Y電極の両側の領域を画素（表示セル）領域として利用することができるので、維持放電電極の数を半減させることができ、しかも、維持放電電極対間の距離を大きくする必要もないことから、高精細化を可能にすることができる。

【0008】

【発明が解決しようとする課題】しかしながら、現在の実用化されているプラズマディスプレイパネルは、その消費電力が高いのが問題視されている。上記したALIS方式のプラズマディスプレイパネルにおいても、同様に消費電力を低減することが課題になっている。また、ALIS方式は、インターレス方式であるのでフリッカ防止の為に個々の維持放電の輝度は通常のPDPよりも高めに設定する必要がある、その意味で消費電力が高くなっている。この点も消費電力の低減が課題になる原因である。また、ALIS方式のプラズマディスプレイパ

ネルでは、Y電極の両側に位置するX電極との距離は、上下で等しくなり、X、Y電極は上下対称になることが必要である。したがって、それらの維持放電電極間のピッチは、セルの寸法（表示ラインピッチ）により決まってしまうため、そのピッチを大きくして実質的に輝度を上げるなどの改良を行うことができない。従って、逆に、維持放電電極幅を狭くして電流を減らすなどの対策を講じることが考えられるが、そうすると、放電スリット幅が大きくなり放電電圧が高くなるなどの問題を招き、かかる対策は困難である。

【0009】そこで、本発明の目的は、高精細化が可能なALIS方式のプラズマディスプレイパネルであって、消費電力を低下させることができる新規な構造を提供することにある。

【0010】更に、本発明の目的は、X電極とY電極が交互に配置され、それらの電極の両側が画素領域となるALIS方式のプラズマディスプレイパネルであって、発光効率を高くすることができる新規な構造を提供することにある。

【0011】

【課題を解決するための手段】上記の目的を達成する為に、本発明は、維持放電電極を構成する第1の電極と第2の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、前記第2の電極とその両側の第1の電極との間をそれぞれ表示セルとし、前記第1及び第2の電極のいずれか一方に、または両方に、隙間を形成したことを特徴とする。

【0012】上記発明によれば、維持放電電極となるX電極とY電極とが交互に配置され、Y電極の両側のX電極との間に表示セル領域が形成されるALIS方式において、X電極、Y電極の両方あるいは一方に隙間を形成し、維持放電時のX電極とY電極間の面放電の面積を減らすことなく、面放電時の電流の量を減らすことができる。従って、高精度の要求を見たしつつ、輝度を下げずに維持放電時の消費電力を少なくすることができる。

【0013】上記の隙間は、例えば、第1または第2の電極の中央部に、長手方向に延びるスリット形状を有する。そして、隙間は、隣接する第1または第2の電極に対して左右対称に形成される。その結果、第1または第2の電極の両側に形成される表示セルに対して、同じ形状の電極を提供することができ、且つ、隙間を形成したことにより、面放電時の電流の量を減らして、消費電力を抑えることが可能になる。

【0014】更に、上記の目的は、別の発明によれば、維持放電電極を構成する第1の電極と第2の電極とが交互に配置され、前記維持放電電極と放電空間を介して交差するアドレス電極を有するプラズマディスプレイパネルにおいて、前記第2の電極とその両側の第1の電極との間をそれぞれ表示セルとし、前記第1または第2の電

10

20

30

40

50

極は、第 1 の幅を有する透明電極と、該透明電極の中央部に積層され前記第 1 の幅よりも小さい第 2 の幅を有し前記透明電極よりも導電性の高いバス電極とを有し、前記第 1 及び第 2 の電極のいずれか一方に、または両方において、隙間を形成したことを特徴とする。

【0015】そして、より具体的な隙間の形状は、前記バス電極と透明電極を貫通し、前記第 1 または第 2 の電極の長手方向に延びるスリット状の形状をなすことを特徴とする。

【0016】かかる構成にすることで、第 1 または第 2 の電極は、表示セル領域において、2 分割される。但し、面放電は、この 2 分割された電極を 1 つの電極として発生する。その結果、面放電時の壁電荷の量が少なく、消費電力を抑えることが可能になる。

【0017】更に、別の具体的な隙間の形状は、前記透明電極に、間欠的に設けられる形状である。その場合、バス電極により分割された透明電極が接続される。透明電極に隙間を形成したことで、面放電時の電流の量を少なくすることができる。この隙間の領域が、表示セル間の隔壁形成領域の位置にあると、面放電時の蓄積電荷の一部が隔壁上に拡散して、発光効率が低下することを防止することができる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面に従って説明する。しかしながら、本発明の技術的範囲がその実施の形態に限定されるものではない。

【0019】図 1 は、ALIS 方式の面放電型の PDP の概略構成図である。図 1 の例では、PDP 10 が 8 行 × 6 列の 48 画素を表示する。表示ライン L1 ~ L8 の方向に、維持放電電極として X 電極 X1 ~ X5 と Y 電極 Y1 ~ Y4 とが交互に配置される。また、それらの維持放電電極に直交する方向に、アドレス電極 A1 ~ A6 が配置される。アドレス電極間には、隔壁 171 ~ 177 が形成される。この構成において、表示ライン L1 内には画素（表示セル）Px(1,1)、Px(1,2) ... Px(1,6) が形成される。また、それぞれの Y 電極は、その両側に配置される X 電極との間に画素（表示セル）を形成する。

【0020】図 2 は、図 1 の ALIS 方式の面放電型の PDP の分解斜視図である。また、図 3 は、図 2 の X 電極 X1 に沿った断面図である。更に、図 4 は、図 2 にアドレス電極 A1 に沿った断面図である。図 2 ~ 4 を参照して、PDP の構造を説明する。

【0021】前面側のガラス基板 11 上には、ITO (Indium-Tin-Oxide) 等の透明電極 121 とそれに沿って設けられる導電率の高いバス電極 131 からなる X 電極 X1 と Y 電極 Y1 とが、交互に設けられる。バス電極 131 は、例えば Cr/Cu/Cr の金属の三層構造をなす金属電極である。これらの X、Y 電極は、その電極間に表示ライン L1 を形成し、維持放電である面放電を

発生させることから、維持放電電極とも称される。そして、前面側の基板 11 には、これら維持放電電極 X1、X2 を被覆する誘電体層 14 と、更に、放電時のイオン衝撃から誘電体層 14 を保護する MgO からなる保護膜 15 とが形成される。

【0022】一方、背面側のガラス基板 16 上には、金属からなるアドレス電極 A1 ~ A3 が、維持放電電極 X1、Y1 と直角方向に配置される。そして、アドレス電極間には、アドレス電極に沿って誘電体からなる隔壁（リブ）171 ~ 174 が形成される。更に、アドレス電極 A1 ~ A3 上には、誘電体 19（図 2、3 には図示せず）と蛍光体 181 ~ 183 が形成される。図 2 の例では、アドレス電極 A1 上には赤（R）の可視光を発する蛍光体 181 が、アドレス電極 A2 上には緑（G）の可視光を発する蛍光体 182 が、そして、アドレス電極 A3 上には青（B）の可視光を発する蛍光体 183 がそれぞれ設けられる。

【0023】維持放電電極 X1、Y1 の間の領域とアドレス電極 A1 ~ A3 との交差する領域が、表示セル領域 Px(1,1) ~ Px(1,3) となる。したがって、カラー表示パネルの場合は、3 つの表示セル領域 Px(1,1) ~ Px(1,3) で 1 つの表示画素領域となる。そして、前面側ガラス基板 11 と背面側ガラス基板 16 との間の空間には、放電ガスが封入されている。

【0024】上記の PDP の表示動作の概略は、次の通りである。まず、X 電極と Y 電極間で放電を生じさせて表示画面全面をリセットする。次に、表示したい表示セルに対応するアドレス電極と Y 電極との間に電圧を印加して放電を発生させる。この放電がトリガ放電となり、更に Y 電極と X 電極との間に面放電が発生する。その放電により発生した壁電荷が、X、Y 電極上の誘電体層 14 及び保護膜 15 上に蓄積される。これがアドレス期間である。PDP 全面において、点灯したい表示セルに壁電荷を蓄積させた後に、X 電極と Y 電極間に維持放電電圧を交互に印加し、輝度に応じた期間だけ維持放電を発生させる。この維持放電は、アドレス期間中に壁電荷を蓄積させた表示セルのみに発生する。これが維持放電期間である。上記のリセット、アドレス期間、維持放電期間を繰り返すことで、PDP の表示が行われる。維持放電期間の長さを輝度に対応して重みづけすることで、多階調表示が可能になる。

【0025】更に、ALIS 方式の PDP は、図 4 に示される通り、奇数フィールド期間内での維持放電が、奇数 X 電極 X1 と奇数 Y 電極 Y1 との間の空間 Odd で発生し、偶数フィールド期間内での維持放電が、偶数 X 電極 X2 と奇数 Y 電極 Y1 との間の空間 Even で発生する。詳細な駆動方法は後述する。

【0026】図 5 は、ALIS 方式の PDP を駆動する駆動回路を含めた PDP 装置の概略構成を示すブロック図である。図 5 の例において、制御回路 21 は、外部か

ら供給される表示データ DATA、垂直同期信号 Vsync、水平同期信号 Hsync 及び表示パルス CLK を供給され、同期信号と表示パルスに基づいて表示データ DATA を PDP 10 用のデータに変換し、アドレス回路 22 のシフトレジスタ 221 に与える。同時に、各種制御信号を生成して、Y 電極制御回路 23、奇数 Y 電極サステイン回路 24、偶数 Y 電極サステイン回路 25、奇数 X 電極サステイン回路 26 及び偶数 X 電極サステイン回路 27 に供給する。電源回路 29 からは、各制御回路 23 ~ 27 に必要な制御電圧が供給される。

【0027】アドレス回路 22 は、表示データを供給されるシフトレジスタ 221 と、それをラッチするラッチ回路 222 と、アドレス電極 A1 ~ A6 を駆動する駆動回路 223 を有する。また、Y 電極制御回路 23 は、シフトレジスタ 231 と駆動回路 232 とを有する。シフトレジスタ 231 内をデータ 1 がシフト動作することで Y 電極の順次走査が行われる。

【0028】さて、ALIS 方式の PDP は、図 1 ~ 図 4 に示した通り、維持放電電極の X 電極と Y 電極との間の領域が全て表示ライン L1 ~ L8 となる。そして、Y 電極の両側の表示ラインを同時に点灯させることはできない。そのため、表示方式はインターレス方式に限定される。

【0029】図 6 は、ALIS 方式の PDP のフレームの構成を示す図である。インターレス方式であるので、1 つのフレームが奇数フィールドと偶数フィールドとに分けられる。図 7 は、奇数フィールドでの表示ラインを示す図であり、図 8 は、偶数フィールドでの表示ラインを示す図である。奇数フィールドでは、奇数 X 電極と奇数 Y 電極との間の表示ライン L1、L5 と偶数 X 電極と偶数 Y 電極との間の表示ライン L2、L4 とが点灯される。また、偶数フィールドでは、偶数 X 電極と奇数 Y 電極との間の表示ライン L2、L6 と奇数 X 電極と偶数 Y 電極との間の表示ライン L4、L8 とが点灯される。

【0030】図 6 に戻り、奇数フィールド内においては、奇数表示ラインの表示が行われる。そして、奇数フィールド内において、上記したリセット期間、アドレス期間及びサステイン期間とから構成されるサブフィールドが、複数回繰り返される。図 6 の例では 3 回である。そして、それぞれのサステイン期間の長さが、T1、2T1、4T1 と重みづけされている。従って、第 1 ~ 第 3 のサブフィールドにおいて、点灯するか否かの制御を行うことで、8 段階の輝度を表示することができる。図 7 を参照すると明らかな通り、アドレス期間では、Y 電極 Y1 ~ Y4 を順次走査しながら、Y 電極とアドレス電極との間で放電が発生し、それに続くサステイン期間では、奇数 X 電極と奇数 Y 電極間及び偶数 X 電極と偶数 Y 電極間に、維持放電電圧を極性を変えて交互に印加することで、図 7 の斜線で示された奇数表示ライン L1、L3、L5、L7 で維持放電が発生する。

【0031】偶数フィールド内においては、偶数表示ラインの表示が行われる。この場合も同様に 3 つのサブフィールドを有する。図 8 を参照すると明らかな通り、アドレス期間では、Y 電極 Y1 ~ Y4 を順次走査しながら、Y 電極とアドレス電極との間で放電が発生し、それに続くサステイン期間では、偶数 X 電極と奇数 Y 電極間及び奇数 X 電極と偶数 Y 電極間に、維持放電電圧を極性を変えて交互に印加することで、図 8 の斜線で示された偶数表示ライン L2、L4、L6、L8 で維持放電が発生する。

【0032】図 9 は、ALIS 方式の PDP の奇数フィールドでの電極印加電圧波形図である。また、図 10 は、同偶数フィールドでの電極印加電圧波形図である。奇数フィールドでのリセット期間は、時刻 a - b であり、全アドレス電極に電圧 Vaw が、全 X 電極に電圧 Vw が、そして、全 Y 電極にはゼロ電圧が印加される。その結果、全ての X 電極と Y 電極間で放電が発生し、全 X 電極への高電圧パルス Vw の立ち下がりで再度放電が発生し、全領域において壁電荷がクリアにされる。

【0033】そこで、時刻 c - g のアドレス期間において、Y 電極に順次走査電圧 - Vy を印加され、表示すべきアドレス電極にアドレス電圧 Va が印加される。また、X 電極側には、順次走査用の電圧 Vx が順次印加される。その結果、アドレス電圧 Va が印加されたアドレス電極と Y 電極間で放電が発生し、その放電をトリガとして奇数 X 電極と奇数 Y 電極間で、及び偶数 X 電極と偶数 Y 電極間でアドレス時の面放電が発生し、X、Y 電極上にそれぞれ壁電荷が生成される。この壁電荷は、図中、プラス、マイナスを丸で囲った印で示される。

【0034】そして、サステイン期間において、時刻 h - p で奇数 Y 電極に維持電圧 Vs が印加され奇数 X 電極にゼロ電圧が印加される。その維持電圧 Vs がアドレス期間において発生した壁電荷の電位と相まって、表示ライン L1、L5 内において、アドレス放電した表示セルで維持放電が発生し、X 電極と Y 電極との壁電荷の極性が逆転する。次に、時刻 q - r で偶数 Y 電極に維持電圧 Vs が印加され偶数 X 電極にゼロ電圧が印加される。それにより、維持放電が表示ライン L3、L7 で発生し、X 電極と Y 電極との壁電荷の極性が逆転する。この時刻 q - r において、同時に奇数 X 電極に維持電圧 Vs が印加されることで、同様に表示ライン L1、L5 においても維持放電が発生する。以下、上記の維持放電駆動が繰り返される。

【0035】図 10 に示した偶数フィールドでの駆動も、維持放電されるのが偶数表示ラインであることを除いては、奇数フィールドと同様である。

【0036】上記した通り、ALIS 方式の PDP は、維持放電電極である X 電極と Y 電極との間の領域が全て表示ラインとなる。従って、従来の表示ライン毎に一对の維持放電電極を設ける構造に比較して、維持放電電極

の数を半減させることができる。或いは、より多くの表示ラインを形成でき高い精度の表示を行うことができる。しかしながら、表示ラインの数が増えることは、PDP装置の消費電力が高くなることを意味する。従って、ALIS方式のPDPにおいても、消費電力を削減することが必要である。

【0037】ところで、ALIS方式のPDPの場合は、図4の断面図に示される通り、表示ラインの数が決まるとX電極X1、X2とY電極Y1の中心間の距離Ldも一定の距離にきまる。従って、消費電力を削減する

為に維持放電電極の位置を移動することは許されない。
【0038】図11は、本発明の実施の形態例の維持放電電極の平面図である。また、図12は、図11のアドレス電極に沿った断面図であり、図11の矢印40の位置の断面図である。図11及び図12に示される通り、本実施の形態例の維持放電電極X1、Y1、X2は、透明電極121、122、123と導電性が高い金属電極(バス電極)131、132、133との2層構造である。そして、それぞれの維持放電電極は、パネルの表示領域30内において、アドレス電極A1の方向に2分割されている。即ち、電極X1に限って述べると、X電極X1は、それを構成する透明電極121と金属電極131の2層構造の真ん中に、スリット状の隙間50を有する。その結果、図11では、表示領域30において、X電極X1は2本の上下に対称な(図12では左右に対称)構造を有する。そして、この分割された2本のX電極X1は、例えば、表示領域30の外の領域でつながる一体構造を有する。但し、表示領域30の任意の位置で、分割された2本のX電極がつながる形状であっても良い。

【0039】図12の断面図は、図4の断面図に対応する。但し、上下関係が逆になっている。即ち、図12の断面図では、前面側ガラス基板11が下に、背面側ガラス基板16が上に位置する。従って、図12では、維持放電電極X1、Y1、X2が下側に位置する。

【0040】図12と図4を比較すると明らかとなり、本実施の形態例のよる図12の維持放電電極X1、Y1、X2の中心間の距離Ldと、電極それぞれの実質的な幅Wx、Wyは、図4の構成と何ら変わるところはない。また、維持放電電極の対向する端部間の距離Lgも図4の構成と変わるところはない。単に、電極の中央部分に隙間50が形成されるだけである。

【0041】PDPは、アドレス期間において、アドレス電極とY電極との間でトリガ放電を発生しその直後にY電極とX電極間で面放電を発生して壁電荷を生成し、その後のサステイン期間において、壁電荷を利用して、X電極とY電極との間で面放電を発生する。この面放電は、維持放電電極の最短距離Lgが小さい程放電開始に必要な電圧が低い。従って、最短距離Lgを大きくすることは放電開始電圧が大きくなることを意味する。ま

た、放電に伴って発生する紫外線により蛍光体181が励起して可視光を発生するが、単位面積当たりでみると通常の放電に対する可視光の量はほぼ飽和している。従って、より効率良く蛍光体を励起する為には、放電空間の面積を大きくすることが必要である。図11中の放電空間60、601は、水平方向は両隔壁171、172の間、垂直方向は1対の維持放電電極の両端の間で画定される。従って、維持放電電極の幅Wx、Wyをできるだけ大きくすることが、より低い放電開始電圧でより高い輝度の放電を可能にする。

【0042】一方で、維持放電電極が形成される前面側の基板の保護膜15上に蓄積される壁電荷(図12中にプラスとマイナスで示される)の量は、維持放電電極X1、Y1、X2の面積にほぼ比例すると考えられる。かかる壁電荷は、維持放電に必要な最小限の量が蓄積されれば足り、それ以上の壁電荷はいたずらに放電電流を増加させるだけである。従って、駆動電力を最小限にして、高い輝度の放電を得る為には、維持放電電極の表面積をできるだけ小さくし、一方で維持放電電極が存在する領域(図中601)をできるだけ広くして放電面積を広くすることが必要である。

【0043】しかしながら、ALIS方式のPDPの場合は、所定の表示サイズの中に所定数の表示ラインを収めることができると、表示ラインのピッチも自ずと決まってしまう。従って、維持放電電極の中心間の距離Ldは、表示サイズと表示ライン数からきまるファクタである。その場合に、上記の通り放電電圧を低くし、壁電荷量を少なくして放電に伴う電流を小さくし、もって駆動電力を低くするためには、図11、12に示した通り、維持放電電極に隙間50を設けて、維持放電電極の中心間の距離Ldや維持放電電極幅Wx、Wyを変更せずに、維持放電電極の表面積を少なくすることが最適である。本実施の形態例の維持放電電極構造では、放電電流の低下に比べて、放電領域は変わらないので輝度の低下が小さい。従って、消費電力に対する発光効率を向上させることができる。

【0044】図12に示された壁電荷は、図9の奇数フィールドで駆動された時の、時刻d-eでの状態を示す。維持放電電極の中央部分に隙間50が設けられたことで、壁電荷が蓄積される領域が図4の場合と比較すると狭くなる。

【0045】ALIS方式は、Y電極Y1の両側のX電極X1、X2との間で、維持放電を発生させる必要がある。従って、維持放電電極の形状は、図12に示される通り左右で対称になることが好ましい。更に、維持放電電極間の表示ライン(或いは表示セル)に関して言えば、蛍光体181で発生した可視光を遮光する金属電極131、132、133は、できるだけ表示ライン(或いは表示セル)の領域から遠い位置に設けられることが肝要である。そして、維持放電電極の両側に表示ライン

領域が存在するので、金属電極は、それぞれの維持放電電極の幅方向の中心位置に配置されることが好ましい。そして、分割された維持放電電極それぞれの導電性を確保するために、導電性の高い金属電極131、132、133も透明電極と同様に分割される。

【0046】図12に示される通り、奇数フィールド期間においては、X電極X1の左端からY電極Y1の右端までの放電空間601で面放電が発生する。また、偶数フィールド期間においては、Y電極Y1の左端からX電極X2の右端までの放電空間602で面放電が発生する。従って、Y電極Y1は、左右対称形に形成され、隙間50も左右対称形に形成される。

【0047】前述した公知例における一般的なPDPでは、一対の維持放電電極対が固定され、それらの間においてのみ放電する。従って、バス電極は放電スリットに対して透明電極の両端側に配置される。それに対して、ALIS方式の場合は、維持放電電極の両側で放電するので、バス電極は透明電極の中心位置に配置することが必要になる。かかるALIS方式固有の構造を考慮するとき、本発明の実施の形態例において、発光効率向上の為に隙間を図11、12に示される通り、バス電極に設けることが有効となる。或いは、後述する別の実施の形態例に示される通り、透明電極に対して複雑な形状の隙間を設けることが有効となる。

【0048】図13は、他の実施の形態例の維持放電電極の平面図である。また、図14は、図13のアドレス電極に沿った断面図であり、図13中の40の方向の断面図である。この例は、維持放電電極のうち、X電極X1、X2は、上記した実施の形態例と同様に、その電極幅の中央部に隙間50が形成され、表示領域30内において2つの電極に分割されている。一方、もう一方の維持放電電極のY電極Y1には、同様の隙間は形成されない。

【0049】かかる維持放電電極構造にすることで、アドレス期間におけるアドレス電極A1とY電極Y1との間に発生するトリガ放電の規模を維持することができる。図9、10で説明した通り、アドレス期間において、アドレス電極A1には電圧 V_a が印加され、対向するY電極Y1には電圧 $-V_y$ が印加される。その結果、両電極間には $V_a + V_y$ の電圧が印加されて、図14中の矢印70の方向に放電が発生する。従って、アドレス電極との放電に寄与するY電極Y1の面積をできるだけ大きくすることが、アドレス期間におけるトリガ放電の発生を容易にし、また、そのトリガ放電の規模を大きくすることに寄与する。アドレス期間でのトリガ放電規模を大きくすることで、発生するブライミング量を多くすることができ、その直後のX電極とY電極間での面放電ののマーヅンを広くすることができる。一方、アドレス期間に対して長い期間であるサステイン期間においては、X電極に隙間50を形成したことで壁電荷の量が減

ることが予想できる。従って、X、Y電極間の維持放電（面放電）における電流量は、X電極に隙間50を設けたことで、少なくすることができる。

【0050】図13、14に示された通り、Y電極側には隙間50を設けずにアドレス期間での放電電圧マーヅンを保ち、X電極側には隙間50を設けて、上記した理由により発光効率を上げることができる。

【0051】図15は、他の実施の形態例の表面電極の平面図である。また、図16は、図15のアドレス電極に沿った断面図であり、図15中の矢印40の方向の断面図である。この実施の形態例では、維持放電電極X1、Y1、X3は、金属電極131、132、133のみで構成され、その金属電極にはそれぞれ中央部に隙間50が形成され、表示領域30において2本に分割される。即ち、図15、16の維持放電電極は、図11、12に示された維持放電電極の透明電極121、122、123を除去した構造である。従って、維持放電電極の中心間の距離 L_d は変更がないが、維持放電電極の幅 W_x 、 W_y は、図11、12の場合よりも小さくなる。

【0052】維持放電電極側の透明電極は、X電極とY電極との距離をできるだけ近くして維持放電電圧を下げると共に、背面側の基板上の設けた蛍光体181からの紫外光を前面側に透過させることを主な機能とする。しかしながら、ALIS式のPDPでは、X電極とY電極との間の距離を多少長くして、維持放電電圧が高くなっても、電極の面積を狭くして面放電時の電流の量を減らしたほうが、消費電力は少なくなる。そして、透明電極をなくすことにより多少の放電領域は犠牲になるが、消費電力を削減できることのほうが、全体の効率から考えると優先度が高い。

【0053】そこで、本実施の形態例では、透明電極をなくし、バス電極である金属電極のみで維持放電電極を構成する。但し、その金属電極には、スリット状の隙間50を設けて、輝度向上に寄与する十分な放電領域を確保しつつ面放電の電流の量を少なくする。図16に示される放電領域601、602は、図12の実施の形態例に比較してそれほど減少していない。

【0054】図17は、他の実施の形態例の維持放電電極の平面図である。また、図18は図17のアドレス電極に沿った断面図である。この実施の形態例では、維持放電電極は、図11、12に示した維持放電電極と同じ構造である。即ち、透明電極121とその幅方向の中央部に形成された金属電極131と、それらの中央部に形成されたスリット状の隙間50を有する。

【0055】図17、18の実施の形態例は、隙間50の領域に光を遮蔽する遮蔽体70が設けられていることで、図11、12の例と異なる。導電性が高いバス電極131、132、133は、Cr/Cu/Cu等の三層構造の金属電極で構成される。従って、金属電極はそれ自体で光を遮蔽する。ALIS方式のPDPでは、図1

7、18に示される通り、金属電極131、132、133の間の領域80が、表示ライン（表示セル）領域となる。この表示ライン領域80において、背面基板側の蛍光体181からの可視光が、表示側に放出される。

【0056】放電効率を向上させる為に、維持放電電極に隙間50を形成したことに伴い、この表示ライン領域80間の隙間50の領域において、蛍光体181からの光が漏れることになる。或いは、表示側からこの隙間50を経由して外光が内部で反射して見えることになる。その結果、明室のコントラストが低下する問題を招く。そこで、本実施の形態例では、維持放電電極に形成した隙間50の領域に、この隙間50を遮蔽する遮蔽体70を形成する。

【0057】遮蔽体70は、例えば蛍光体よりも暗い色の顔料を含んだ低融点ガラスの如き誘電体物質或いはMnとFeとCuとを含む暗色の材料からなる膜で形成される。遮蔽体70が絶縁性を有する低融点ガラスの場合、遮蔽体70は、維持放電電極121、131に接触しても良い。従って、遮蔽体70を形成した上に、維持放電電極121、131を形成しても良い。或いは、維持放電電極121、131を形成した上に、遮蔽体70を形成しても良い。むしろ、図18に示される通り、維持放電電極と同じ高さに形成されても良い。

【0058】図17、18に示した遮蔽体70は、図15、16の実施の形態例にも適用することができる。

【0059】図19は、他の実施の形態例の維持放電電極の平面図である。また、図20は、図19のアドレス電極に沿った断面図である。この実施の形態例では、維持放電電極の透明電極121、122に対して、隙間52が、アドレス電極A1に沿って設けられた隔壁171、172に対応する位置に設けられる。即ち、面放電時の電流の量を減らす為の隙間52は、維持放電電極の長手方向に沿ったスリット状の隙間ではなく、透明電極121、122の隔壁171、172に沿った領域に形成される。そして、分割された透明電極は、バス電極によりつながれる。

【0060】図19に示される通り、隙間52を形成することにより分割されて残された透明電極121、122は、アドレス電極A1との対向領域の中央部に位置する。即ち表示セルの領域の中央部に位置する。従って、アドレス期間でのトリガ放電の規模を保つことができる。更に、透明電極121、122間の距離 L_g を小さくすることができるので、維持放電電圧を低く抑えることができる。そして、放電空間60、601内の中央部に透明電極121、122を配置することで、面放電時の隔壁171、172側への荷電粒子の拡散を防止することができる。面放電時において、表示セルにが外部から印加される電圧と壁電荷により放電が発生する。この時、荷電粒子が隔壁171、172側にも拡散して、必要以上の放電電流が必要になる拡散損失が発生する。図

19に示される通り、透明電極を隔壁の領域から取り除くことで、上記の拡散損失を少なくすることができる。従って、かかる維持放電は、発光効率の向上に効果的に寄与することができる。

【0061】図19、20に示される構造に、図11、12の如き長手方向のスリット状の隙間50を設けることも可能である。

【0062】図21は、他の実施の形態例の維持放電電極の平面図である。また、図22は、図21のアドレス電極に沿った断面図である。この実施の形態例では、透明電極121、122に複数の隙間54が形成され、維持放電電極X1、Y1の長手方向に分割されている。しかも、隔壁171、172の位置と無関係に、一定のピッチで分割される。

【0063】図19、20に示した実施の形態例では、透明電極の隙間52を隔壁に対応する領域に形成した。かかる構成にすると、背面側基板16と前面側基板11との張り合わせ工程において、微細な位置合わせを必要とする。即ち、透明電極の隙間52の位置と、隔壁171、172との位置が合うように張り合わせなければならない。かかる工程は、煩雑であり製造コストのアップにつながる。そこで、図20、21の実施の形態例では、透明電極の隙間54を、隔壁の位置と無関係に複数設ける。

【0064】図23は、図21の実施の形態例の変形例の平面図である。図23の例では、複数の隙間54が形成された透明電極が、長手方向に対して、その両側でつながれる構造を有する。この構造の場合も、微細な位置合わせを必要とせず、発光効率を高くすることができる。

【0065】本実施の形態例の維持放電電極の構造によれば、透明電極121、122に隙間54を設けたことで、面放電時の電流を減らし、消費電力を削減することができる。但し、放電領域601は、隙間54を設けない場合の構造と同程度であるので、輝度の低下にはならない。従って、発光効率を上げることができる。更に、確率的に隔壁の位置に透明電極の隙間が位置する場合があり、それにより拡散損失を少なくすることができる。

【0066】本発明の維持放電電極の構造は、上記の実施の形態例の構造に限定されない。維持放電電極に形成される隙間は、維持放電電極の長手方向に延びるスリット以外に、格子状であっても良い。但し、維持放電電極の中心間の距離と維持放電電極の幅はできるだけ図11、12の状態に近くすることが好ましい。放電領域を減らすことなく放電時の電流を減らすことができるからである。できるだけ広い領域で放電を発生させることで、蛍光体からの可視光の量を最大にすることができる。その結果、ALIS方式のPDPの如く、維持放電電極のピッチがセル寸法から一義的に決まっても、十分に放電の消費電力を減らすことができ、放電効率を高く

することができる。

【0067】

【発明の効果】以上説明した通り、本発明によれば、維持放電電極であるX電極とY電極を交互に配置し、Y電極の両側のX電極との間で放電を発生させる方式（ALIS方式）のPDPにおいて、維持放電電極に隙間を形成したことで、放電効率を上げることができる。

【0068】また、隙間が形成された維持放電電極を、左右対称形にすることで、ALIS方式のPDPにおける維持放電特性を、奇数フィールドと偶数フィールドとで同じにすることができる。従って、駆動方式が簡略化される。

【図面の簡単な説明】

【図1】ALIS方式の面放電型のPDPの概略構成図である。

【図2】ALIS方式の面放電型のPDPの分解斜視図である。

【図3】図2のX電極X1に沿った断面図である。

【図4】図2にアドレス電極A1に沿った断面図である。

【図5】ALIS方式のPDPを駆動する駆動回路を含めたPDP装置の概略構成を示すブロック図である。

【図6】ALIS方式のPDPのフレームの構成を示す図である。

【図7】ALIS方式のPDPの奇数フィールドでの表示ラインを示す図である。

【図8】ALIS方式のPDPの偶数フィールドでの表示ラインを示す図である。

【図9】ALIS方式のPDPの奇数フィールドでの電極印加電圧波形図である。

【図10】ALIS方式のPDPの偶数フィールドでの電極印加電圧波形図である。

【図11】本発明の実施の形態例の維持放電電極の平面

図である。

【図12】図11のアドレス電極に沿った断面図である。

【図13】他の実施の形態例の維持放電電極の平面図である。

【図14】図13のアドレス電極に沿った断面図である。

【図15】他の実施の形態例の維持放電電極の平面図である。

【図16】図15のアドレス電極に沿った断面図である。

【図17】他の実施の形態例の維持放電電極の平面図である。

【図18】図17のアドレス電極に沿った断面図である。

【図19】他の実施の形態例の維持放電電極の平面図である。

【図20】図19のアドレス電極に沿った断面図である。

【図21】他の実施の形態例の維持放電電極の平面図である。

【図22】図21のアドレス電極に沿った断面図である。

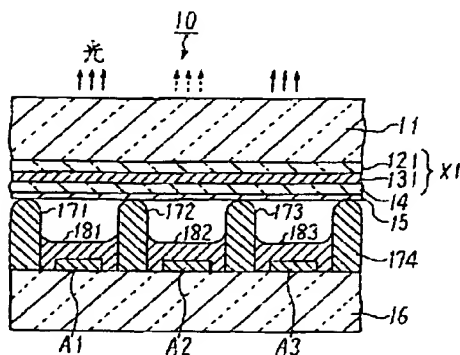
【図23】図21の実施の形態例の変形例の平面図である。

【符号の説明】

X、Y	維持放電電極、X電極、Y電極
A	アドレス電極
L1～L8	表示ライン
Px(m, n)	表示セル、画素
50, 51, 52	隙間
121, 122...	透明電極
131, 132...	バス電極

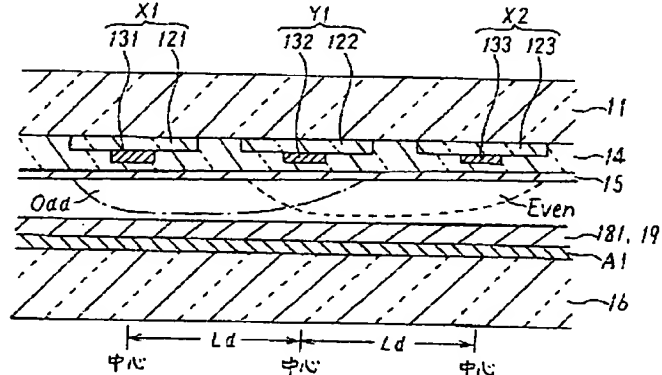
【図3】

X電極に沿った断面図



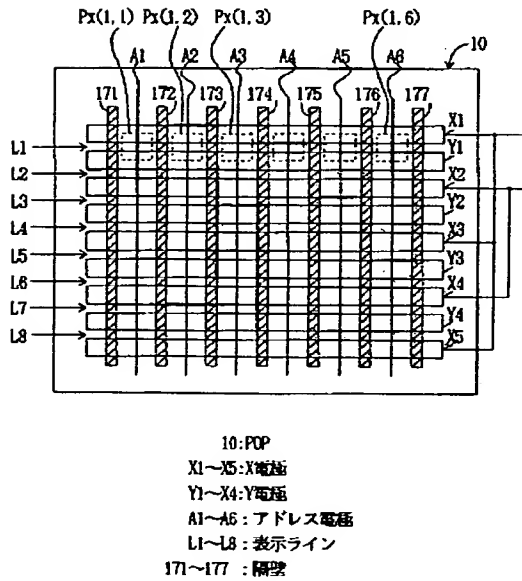
【図4】

アドレス電極に沿った断面図



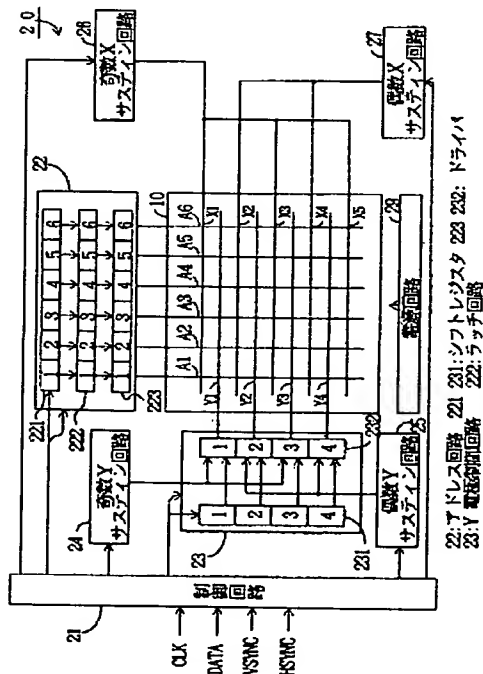
【図 1】

本発明の面放電型PDPの概略構成図



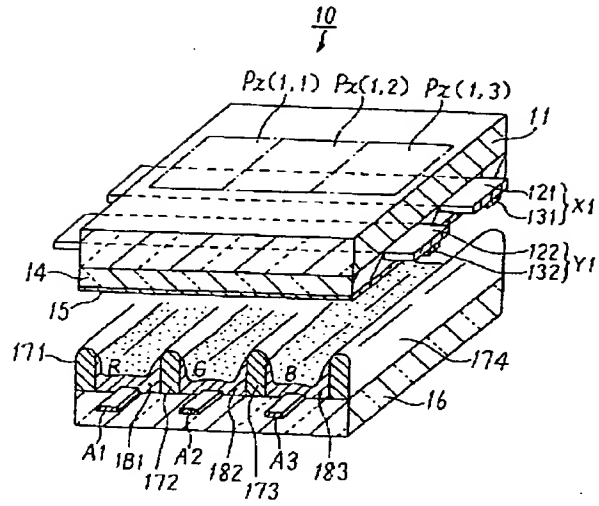
【図 5】

本発明のプラズマディスプレイ装置の概略構成を示すブロック図



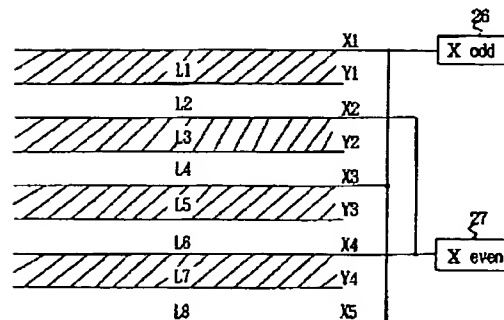
【図 2】

図 1 の PDP の分解斜視図



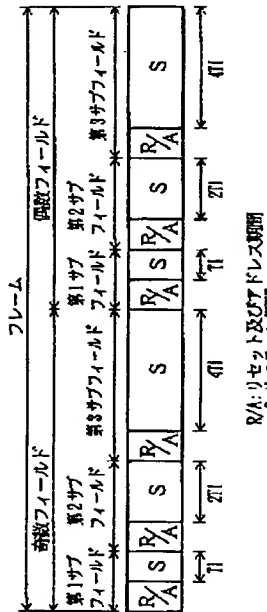
【図 7】

奇数フィールドでの表示ライン



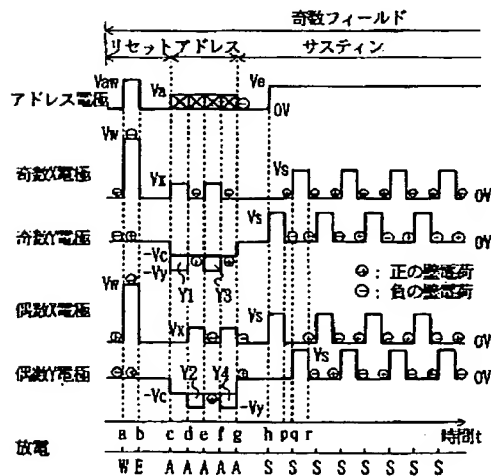
【図 6】

フレームの構成を示す図



【図 9】

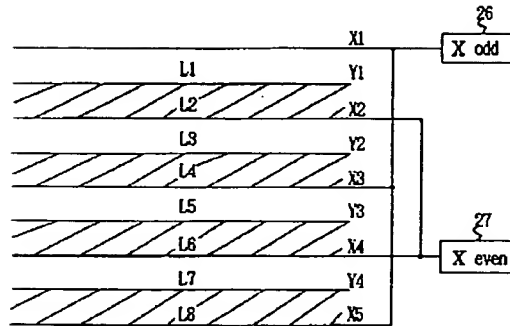
奇数フィールドでの電極印加電圧波形図



W: 全面書き放電
E: 全面自己消去放電
A: アドレス放電
S: 維持放電

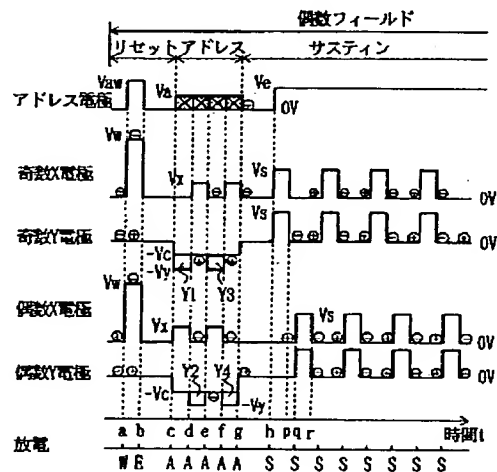
【図 8】

偶数フィールドでの表示ライン



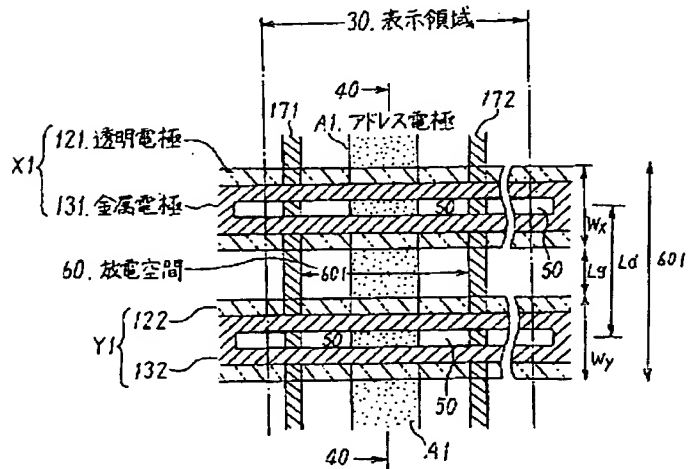
【図 10】

偶数フィールドでの電極印加電圧波形図



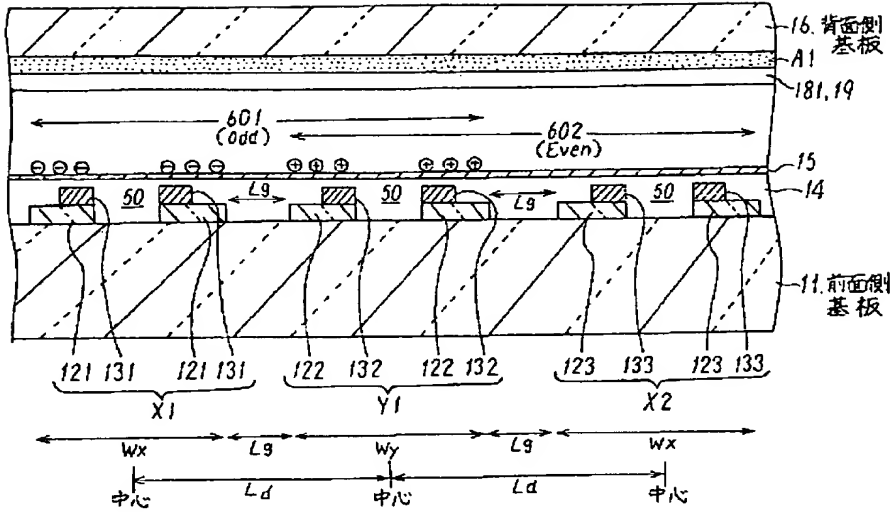
【図 11】

実施の形態例の表示電極の平面図



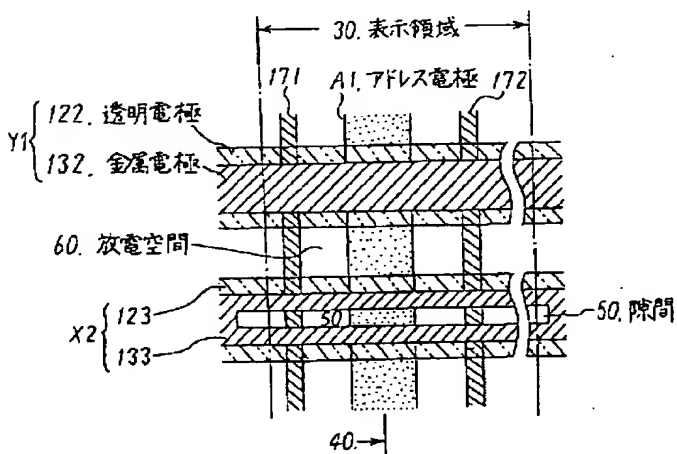
【図 1 2】

図11の断面図



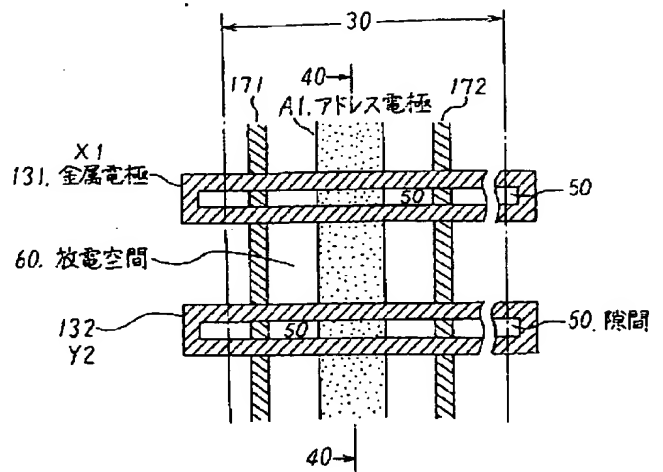
【図 1 3】

実施の形態例の表示電極の平面図(2)



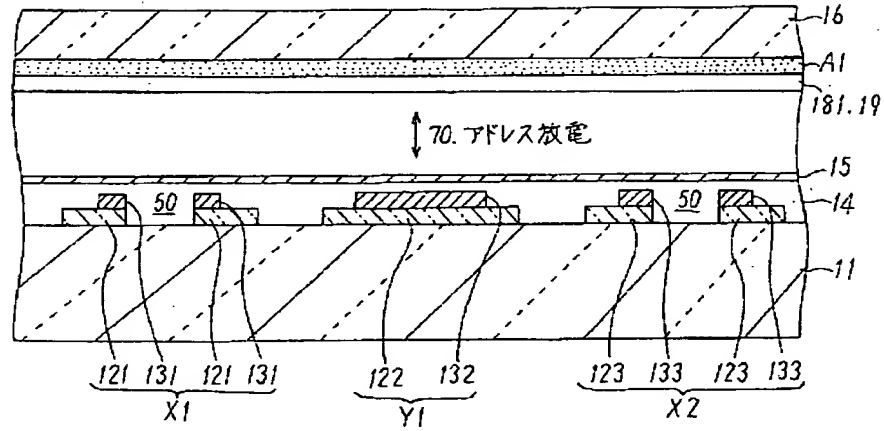
【図 1 5】

実施の形態例の表示電極の平面図(3)



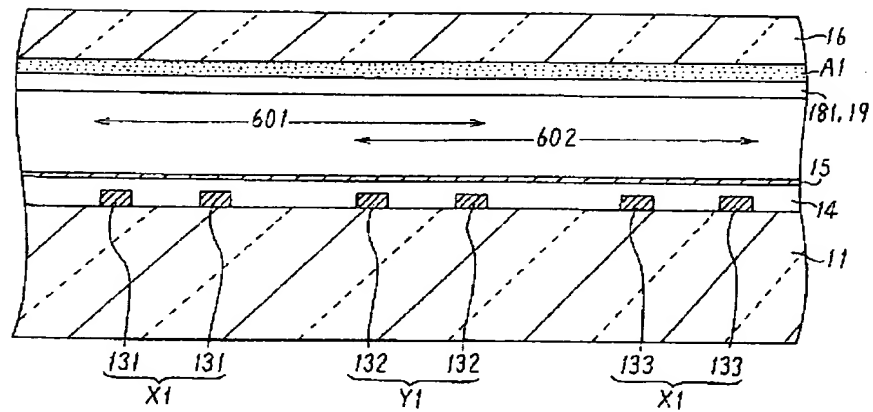
【図14】

図13の断面図



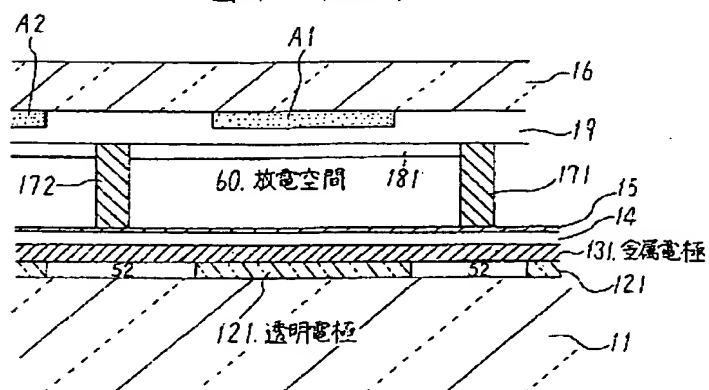
【図16】

図15の断面図

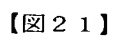


【図20】

図19の断面図



実施の形態例の平面図(5)



実施の形態例の平面図(6)

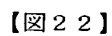
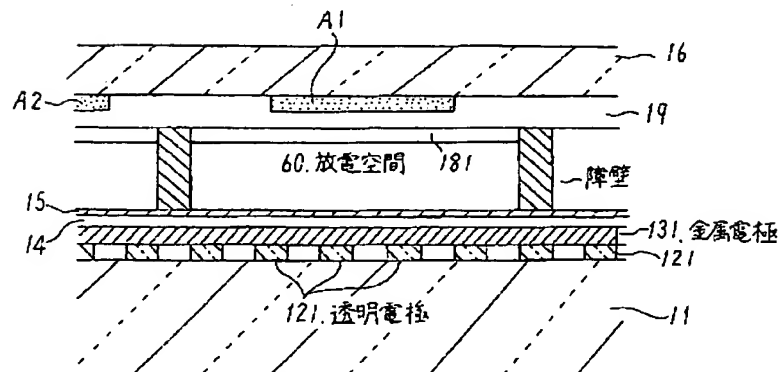


図21の断面図



[illegible]

(72)発明者 金澤 義一
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 黒木 正軌
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内